

⑫ 公開特許公報 (A)

平1-140647

⑤ Int.Cl.⁴H 01 L 23/50
H 05 K 1/18

識別記号

府内整理番号

N-7735-5F
H-6736-5F

⑬ 公開 平成1年(1989)6月1日

審査請求 未請求 発明の数 1 (全5頁)

④ 発明の名称 面装着型半導体パッケージ

② 特願 昭62-297514

② 出願 昭62(1987)11月27日

⑦ 発明者 湯川洋介 東京都小平市上水本町1450番地 株式会社日立製作所武藏工場内

⑦ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑦ 代理人 弁理士 小川勝男 外1名

明細書

1. 発明の名称

面装着型半導体パッケージ

2. 特許請求の範囲

1. 実装基板に面装着付けする形のアウターリードを備えた面装着型半導体パッケージにおいて、当該アウターリードの面装着側先端部に、一または二以上の、当該リードの表面から裏面にかけて上下に貫通する貫通孔または溝を設けて成ることを特徴とする面装着型半導体パッケージ。

2. 面装着付けが、半田により行われ、アウターリードの貫通孔内部にその表面張力により半田を蓄えておき、当該蓄えられた半田を面装着付けに際し実装基板表面に供給することにより行われる、特許請求の範囲第1項記載の面装着型半導体パッケージ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、実装基板に面装着付けする形の面装着型半導体パッケージに関し、特に、当該パッケ

ージを面装着付けする際にその接合材に過不足を生じないようにすることができる技術に関する。

(従来の技術)

SOP(SMALL OUTLINE PACKAGE)やFPP(FLAT PLASTIC PACKAGE)などの面装着型半導体パッケージは、プリント配線基板などの実装基板に面装着付けするための折曲げられたアウターリードを備えている。かかる折曲げの形態には、J型に折曲げ(曲げ加工)するJ-bendや直角に折曲げするGull-Wingなどがある。

従来、かかる折曲げられたアウターリードを半田付けにより実装基板に面装着するには、一般に、次のような2通りの方法がとられている。

- 1) 実装基板の配線上に半田ペーストを塗布後、当該ペースト上に前記パッケージのアウターリードの先端部を載置し、当該ペーストをリフロー加熱する。
- 2) アウターリードおよび実装基板共に半田ティップおよびメッキしておき、加熱する。

なお、当該面接着付け技術について述べた文献の例としては、機械工業調査会 1980年1月15日発行「IC化実装技術」P114~118があげられる。

[発明が解決しようとする問題点]

しかるに、前記1)の方法の場合、どうしても半田の量が多過ぎてしまうことが多く、そのため当該はみ出しした半田により、リード間にショートを起こすことがある。

近時、多ピン化に伴ないそのリード間隙は増え狭くなってきており、リードショートを起こす度合も大きくなっている。

また、前記2)の方法の場合、アウターリードや実装基板の表面にはメッキが施され、当該メッキの上に半田を盛るので、いきおい半田量が少なくなりがちで、半田付け不良を起こすことがある。

本発明は面接着型半導体パッケージの実装基板への面接着付けに際し、その半田量に過不足を生じないようにして、リード間ショートや半田付け不良を防止して、信頼性を向上させる技術を提供する。

る。

面接着付けに際し、加熱すると、この貫通孔内に蓄えられた半田が毛細管現象により実装基板の表面に供給され、アウターリードが実装基板に半田付けされる。

その為、従来の前記2)の方法では半田が不足がちになるのを、これにより補うことができ、また、これにより半田付けを可能とする。

また、従来の前記1)の半田ペーストを塗布する方法では半田量が多くなりがちであるが、本発明の場合には貫通孔内の半田量により調節できる。

[実施例]

次に、本発明の実施例を図面に基づいて説明する。

第8図は本発明の実施例を示すF.P.P.パッケージの一部断面斜視図を示す。

当該F.P.P.パッケージ1は、図示のように、チップ2とリードフレーム3とがポンディングワイヤ4により接続され、封止樹脂部5により、当該チップ2やポンディングワイヤ4やリードフレー

ることを目的とする。

本発明は、また、その半田量を適度なものとすることができるので、半田使用によるコストを低減することができる技術を提供することを目的とする。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

[問題点を解決するための手段]

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

本発明ではアウターリードの先端部に貫通孔あるいは溝を設けるようとする。

[作用]

このように貫通孔などを設けておくことにより、そのアウターリードを半田ティップ(浸漬)すると、当該貫通孔の内部に、半田を蓄えることができる。すなわち、半田はその表面張力により貫通孔の壁面にとどまるので半田を蓄えることができ

ム3の一部が封止されている。

当該チップ2は、例えばシリコン単結晶基板から成り、周知の技術によってこのチップ内には多数の回路素子が形成され、1つの回路機能が与えられている。回路素子の具体例は、例えばMOSトランジスタから成り、これらの回路素子によつて、例えば論理回路およびメモリの回路機能が形成されている。

リードフレーム3は、例えばコバルト合金により構成されている。

ポンディングワイヤ4は、例えばAl線より成る。封止樹脂部5を構成する封止用樹脂には例えばエポキシレジンが使用される。図示のように、リードフレーム3の当該封止樹脂部5から外部に突出したアウターリード6の先端部には、二個の円形の貫通孔7.7が適宜間隔をおいて孔設されている。

第1図は当該要部の拡大斜視図を示す。

図示のように、当該貫通孔7.7は、アウターリード6の表面から裏面にかけて上下に貫通してい

る。

第2図に示すように、当該パッケージ1の実装基板への面接着付けに際し、半田槽に、当該パッケージ1のアウターリード6を浸漬すると、半田8はその表面張力により当該貫通孔7におけるアウターリード6内壁面に接して蓄えられる。これを加熱すると、第3図に示すように、当該半田8が毛細管現象により、実装基板9表面に供給され、アウターリード6の下面を廻り込み、アウターリード6を実装基板9上に面接着付けする。

第4図は、第6図に示すようなGull-Wingタイプのアウターリード6の先端部中央にリード端枝から内側にかけて溝部10を溝設してなる、本発明の他の実施例を示す。

第5図は、第7図に示すようなJ-bondタイプのアウターリード6の先端部中央に、連続した貫通孔11を設けてなる、本発明のさらに他の実施例を示す。

第6図に示すようなGull-Wingタイプのアウターリード6をもつ半導体パッケージ12の例

従って、本発明によれば半田付時の半田量マシンが増大し、半田付条件が緩和でき、また、半導体パッケージと実装基板との接合部の信頼性を向上させることができた。

以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その宗旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

例えば、前記実施例では半田を用いて面接着する例を示したが、各種のロウ材などの接合材を用いてもよい。

(発明の効果)

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明によれば、実装基板に面接着付するタイプの面接着型半導体パッケージにおいて、その接合材を過不足なく面接着付けできる技術を提供することができた。

としては、第8図に示すようなFPPの他に、SOPなどがある。

また、第7図に示すようなJ-bondタイプのアウターリード6をもつ半導体パッケージ13の例としては、SOJ、PLCCタイプのパッケージなどがある。

本発明はこのように、アウターリード6に貫通孔7.1.1や溝10を設け、当該貫通孔7.1.1内に半田8の表面張力をを利用して蓄えるようにしたので、面接着付けに際し、その毛細管現象により半田8を実装基板9表面に供給することができ、従来のアウターリード6や実装基板9の配線の表面にメッキし、該メッキの上に浸漬して半田を盛り付けして面接着する場合の半田付不良を回避することができた。

また、本発明では貫通孔7内にその表面張力により半田8を蓄えておくようしているので、半田8表面は第2図に示すように、内側にかけて湾曲した形をとり、そのため、半田8が過剰になることが回避される。

4. 図面の簡単な説明

第1図は本発明の実施例を示す斜視図、

第2図は断面図、

第3図は面接着付け時の断面図、

第4図は本発明の他の実施例を示す斜視図、

第5図は本発明のさらに他の実施例を示す斜視図、

第6図および第7図はそれぞれ本発明の半導体パッケージの実施例を示す断面図、

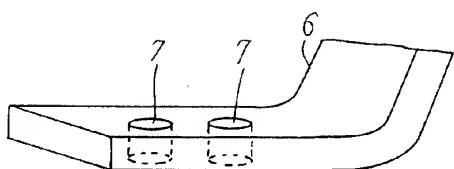
第8図は本発明の実施例を示す半導体パッケージの一部断面斜視図である。

1…FPPパッケージ、2…チップ、3…リードフレーム、4…ボンディングワイヤ、5…封止樹脂部、6…アウターリード、7…貫通孔、8…半田、9…実装基板、10…溝、11…貫通孔、12…パッケージ、13…パッケージ。

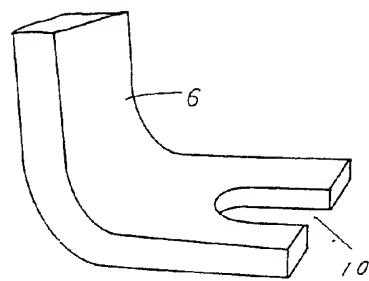
代理人 弁理士 小川勝男



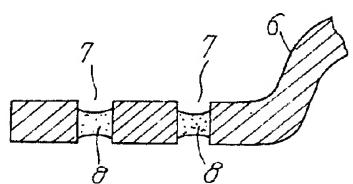
第 1 図



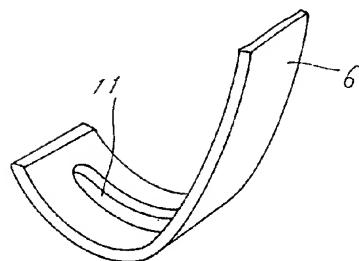
第 4 図



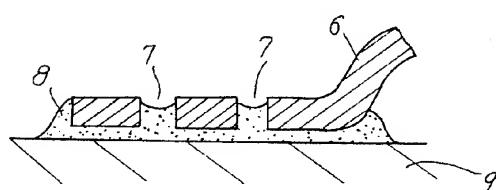
第 2 図



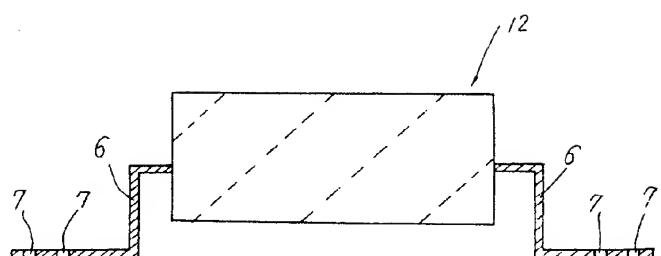
第 5 図



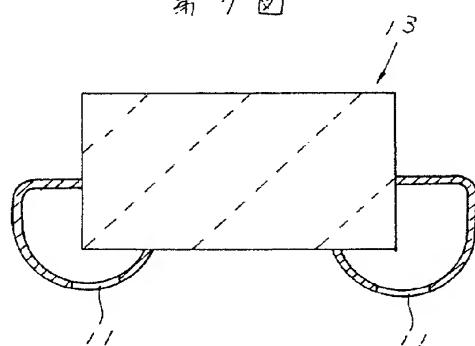
第 3 図



第 6 図



第 7 図



第 8 図

